

富士通設計ソリューションセミナー2013(東京)

～SignalAdviser V2.3 レベルアップセミナー & エンジニアリングクラウド事例ご紹介～

開催日: 10月22日(火)

ご挨拶

拝啓 時下ますますご清栄のこととお慶び申し上げます。また平素は格別のお引き立てを賜り、厚く御礼申し上げます。さて、近年の電子機器のノイズ対策では、設計段階でシミュレーションを活用する事が非常に有効な手段となっております。本セミナーは、芝浦工業大学 工学部 教授 須藤 俊夫 様を講師としてお招きし、ノイズ対策技術の最新研究内容についてご講演頂きます。また「SignalAdviserご活用中のお客様/富士通グループ技術者によるシミュレーション活用事例」、および「エンジニアリングクラウドを活用した弊社の設計プロセス革新、ノイズ解析事例」をご紹介します。皆様方にはご多用の折とは存じますが、是非ともご来場賜りますようご案内申し上げます。

敬具

開催概要

- 日時: 2013年10月22日(火)13:00～18:30 (受付開始12:00)
- 会場: 一橋大学・一橋講堂 2階 中会議場 (東京都千代田区一ツ橋2-1-2)
- 定員: 100名
- 主催: 富士通株式会社、富士通アドバンステクノロジー株式会社
- 協力: 富士通インターコネクトテクノロジーズ株式会社、株式会社富士通九州システムサービス

講演概要

特別講演	講師	芝浦工業大学 工学部 教授 須藤 俊夫 様
	題目	高速伝送とパワーインテグリティ設計
	概要	信号伝送速度はますます上昇し、銅配線の限界を突き破る勢いである。信号伝送損失を抑えながら、差動伝送のCOMMONモード変換を抑える必要がある。またCMOS回路のスイッチング時に生じる電源変動を、電源インピーダンスという周波数領域特性でみると、電源変動の挙動をより理解しやすくなる。ここでは高速伝送とPI設計の最近の話題について述べる。
お客様事例講演	講師	三菱電機エンジニアリング株式会社 三田事業所 事業推進センター 基板設計課 グループリーダー 瀬川 泰弘 様
	題目	電源プレーン最適化によるノイズ抑制手法 ～What's Power Integrity? 設計現場におけるPI対策とその効果～
	概要	デバイスの高速低電圧化により、電源ノイズ抑制を考慮した基板設計が必要になってきています。本講演では、製品開発現場における、電源系ノイズシミュレーション(PI)の適用事例を基に、プリント基板の電源プレーン設計の最適化とその効果について解説します。
お客様事例講演	講師	アプロ技研株式会社 基板技術部 要素技術推進課 遠藤 聡 様
	題目	PI/SI/EMIシミュレーションを活用した基板設計 ～SignalAdviser-PIを有効活用した部品配置の最適化などノイズ低減に向けた基板設計のフローの紹介～
	概要	電子機器の発展に伴い、信号の高速化、電源の低電圧・大電流化が進んでおり、信号品質(SI)、電源品質(PI)への要求は非常に高くなってきています。また、電磁妨害(EMI)へのケアも必須であり、基板設計におけるシミュレーションの活用は不可欠な状況と言えるでしょう。本講演では、シミュレーションを活用し、特に電源品質を重視した設計フローの構築により総合ノイズ低減に向けたプリント基板設計手法をご紹介します。
富士通グループ事例講演	講師	富士通インターコネクトテクノロジーズ株式会社 切中 将樹
	題目	DDR3-IFの高速信号を中心としたSignalAdviser-SIによるSI解析事例
	概要	近年のプリント基板設計においては、SIシミュレーションの実施は必須となってきています。本講演では最近のDDRメモリの主流であるDDR3メモリIFの解析を中心に、SignalAdviser-SIを使用したSI解析事例についてご紹介いたします。

展示概要

- 製品展示(パッケージ商品) : SignalAdviser(SI/PI/EMC解析)、Poynting(電磁界解析)
: EngineeringBLADE(電気CAD)
- 製品展示(基板技術) : 富士通インターコネクトテクノロジーズ基板技術
- 技術紹介(富士通設計環境/適用事例) : エンジニアリングクラウド、3D構造設計・構造系解析

プログラム

時間	内容
12:00～	受付開始　＜開会まで展示コーナーをご覧ください＞
13:00～13:05	開会のご挨拶 富士通株式会社
13:05～14:05	【特別講演】 「高速伝送とパワーインテグリティ設計」 芝浦工業大学 教授 須藤 俊夫 様
14:05～14:35	「エンジニアリングクラウドによる開発プロセス革新」 富士通株式会社 テクノロジセンター長 宮澤 秋彦
14:35～15:15	【お客様事例講演】 「電源プレーン最適化によるノイズ抑制手法 ～What's Power Integrity? 設計現場におけるPI対策とその効果～」 三菱電機エンジニアリング株式会社 三田事業所 事業推進センター 基板設計課 グループリーダー 瀬川 泰弘 様
15:15～15:30	休憩　＜展示コーナーをご覧ください＞
15:30～16:10	【お客様事例講演】 「PI/SI/EMIシミュレーションを活用した基板設計 ～SignalAdviser-PIを有効活用した部品配置の最適化などノイズ低減に向けた基板設計フローの紹介～」 アポロ技研株式会社 基板技術部 要素技術推進課 遠藤 聡 様
16:10～16:50	【富士通グループ事例講演】 「DDR3-IFの高速信号を中心としたSignalAdviser-SIによるSI解析事例」 富士通インターコネクトテクノロジーズ株式会社 切中 将樹
16:50～17:20	「SignalAdviser V2.3新機能ご紹介」 富士通アドバンステクノロジー株式会社
17:20～17:50	「エンジニアリングクラウドによるノイズ解析実践事例」 富士通アドバンステクノロジー株式会社 執行役員 三好 清司
17:50～18:30	展示　＜お帰りまで展示コーナーをご覧ください＞

※終了時刻は前後する場合がございます。
※プログラム内容が予告もなく変更になることがあります。ご了承ください。

会場案内

一橋大学・一橋講堂

- ＜東京都千代田区一ツ橋2-1-2＞
- 東京メトロ半蔵門線・都営三田線「神保町駅」A8出口 徒歩3分
 - 東京メトロ東西線「竹橋駅」1b出口 徒歩4分



■参加お申込み【参加無料】

事前にWEBサイトよりお申し込みください。

<https://seminar.jp.fujitsu.com/public/seminar/view/1458>

※定員になり次第、お申し込みを締め切らせて頂きますので、予めご了承ください。
※同業他社およびその代理店の方のお申し込みはお断りする場合がございます。予めご了承ください。

■お問い合わせ

富士通アドバンステクノロジー株式会社
E-Mail: esl-eda-sales@ml.css.fujitsu.com